



# 第6章 存储器拓展

## 6.1 存储器类型

### 一、存储器分类

**RAM:** SRAM 体积小 速度都快

DRAM 刷新电路 集成度高，成本低,主板内存

**ROM:**掩膜ROM :出厂固化

PROM 用户可编程一次

EPROM 可用紫外线擦除多次

EEPROM 可以多次在线读写（单字节）

FLASHROM 可多次在线读写（块操作）

## 二、存储器主要指标

### ■ 1.容量

- 用**字数×位数**表示容量，以**位**为单位，如1 K×4位
- 用**字节数**表示容量，以**字节**为单位，如128 B，表示该芯片有 128个单元，每个存储单元长度为8位

常用KB、MB、GB和TB为单位表示存储容量：

1 KB =  $2^{10}$  B = 1024 B； 1 MB =  $2^{20}$  B = 1024 KB；

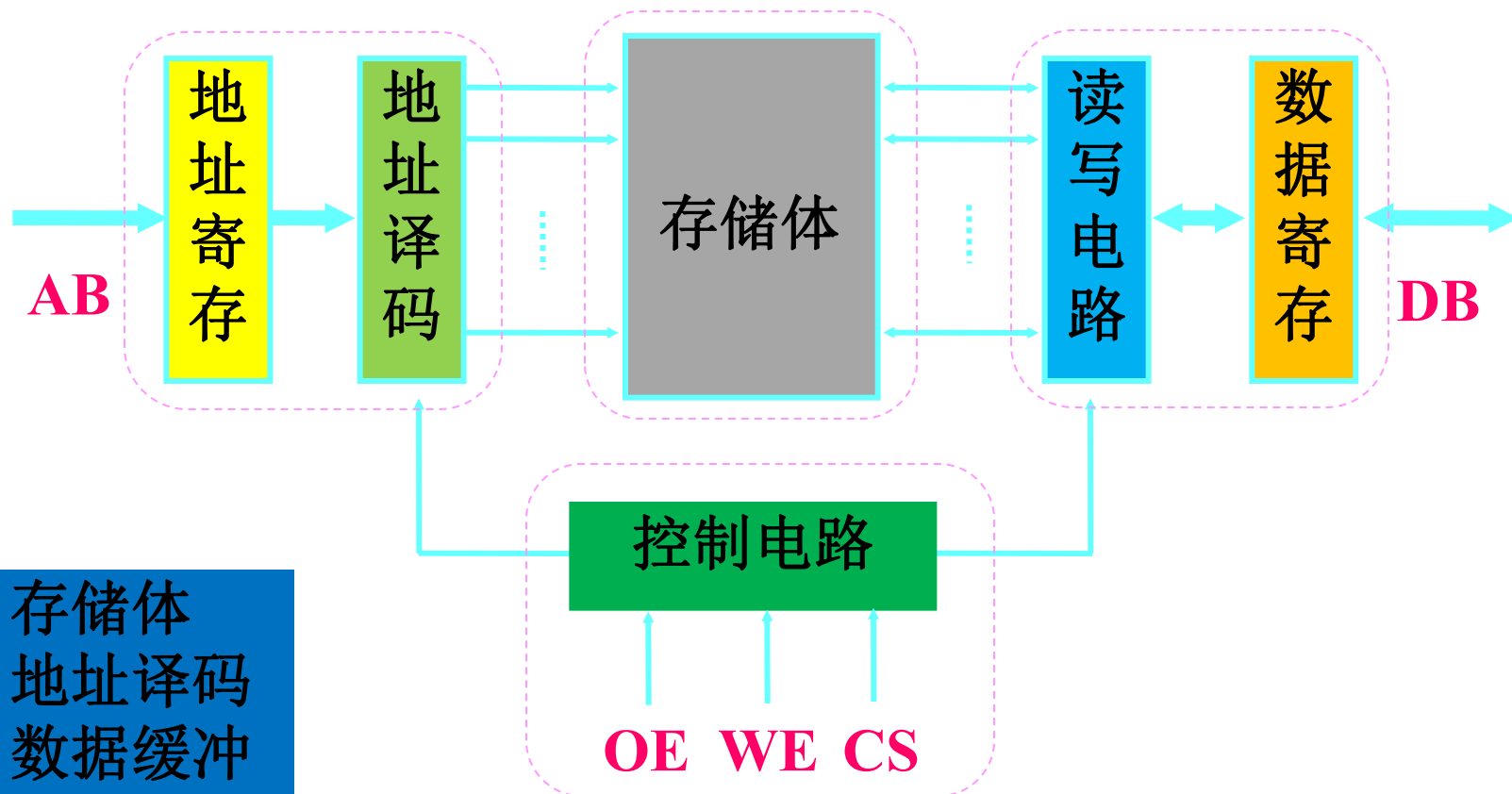
1 GB =  $2^{30}$  B = 1024 MB； 1 TB =  $2^{40}$  B = 1024 GB。

### ■ 2.存储速度

### ■ 3.和CPU连接方式

# 三、存储原理及典型存储芯片

## 1. 半导体存储器的组成



- 存储体
- 地址译码
- 数据缓冲
- 控制电路

# 1. 半导体存储器的组成

## ① 存储体

- 每个存储单元具有一个**唯一**的地址，可存储**1位**（**位片结构**）或**多位**（**字片结构**）二进制数据
- 存储容量与地址、数据线根数有关：

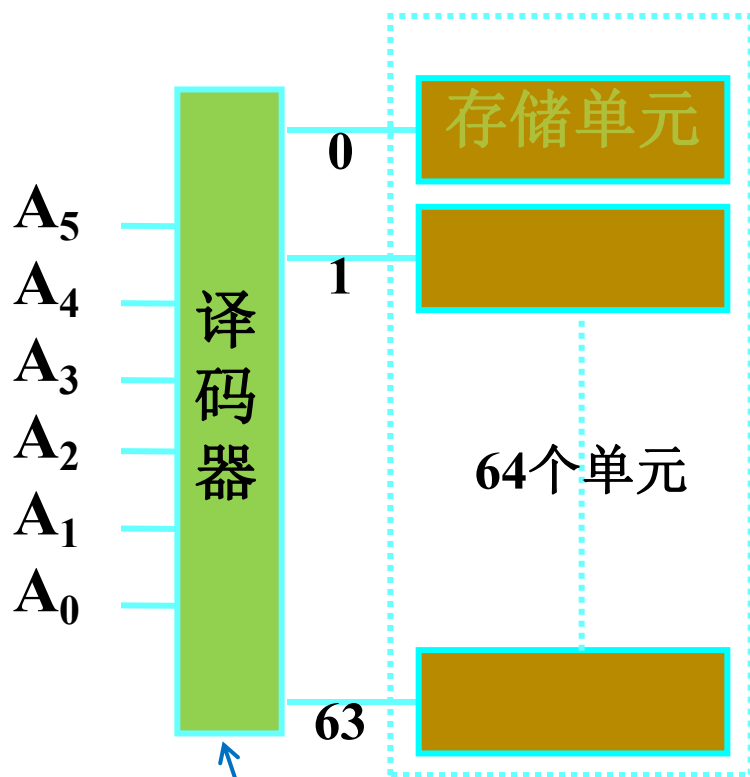
$$\begin{aligned}\text{芯片存储容量} &= \text{存储单元数目} \times \text{每单元存储位数} \\ &= 2^M \times N\end{aligned}$$

**M**：芯片的**地址线根数**

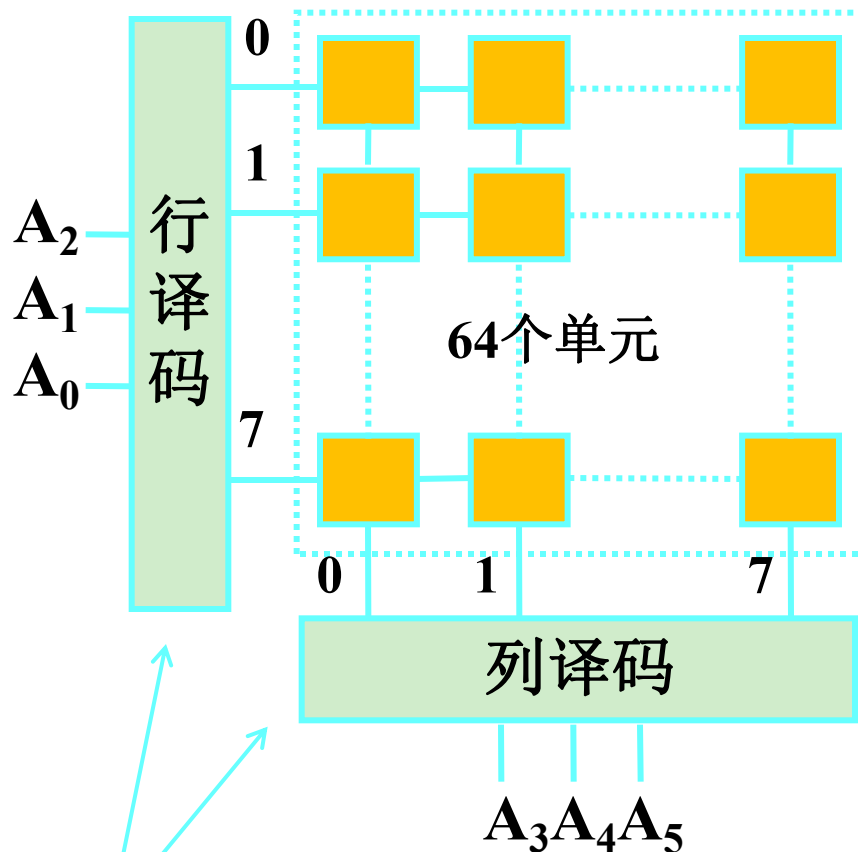
**N**：芯片的**数据线根数**

# 1. 半导体存储器的组成

## ② 地址译码电路



单译码结构



双译码结构

# 1. 半导体存储器的组成

## ③ 片选和读写控制逻辑

### ■ 片选端 $\overline{\text{CS}}$ 或 $\overline{\text{CE}}$

- 有效时，允许对该芯片进行访问操作
- 该控制端一般与系统的**高位地址线**相关联，连接时有多种处理方法：**全译码/部分译码/线选**等

### ■ 输出控制 $\overline{\text{OE}}$

- 控制读操作。有效时，芯片内数据输出
- 该控制端一般连接系统的**读控制线**

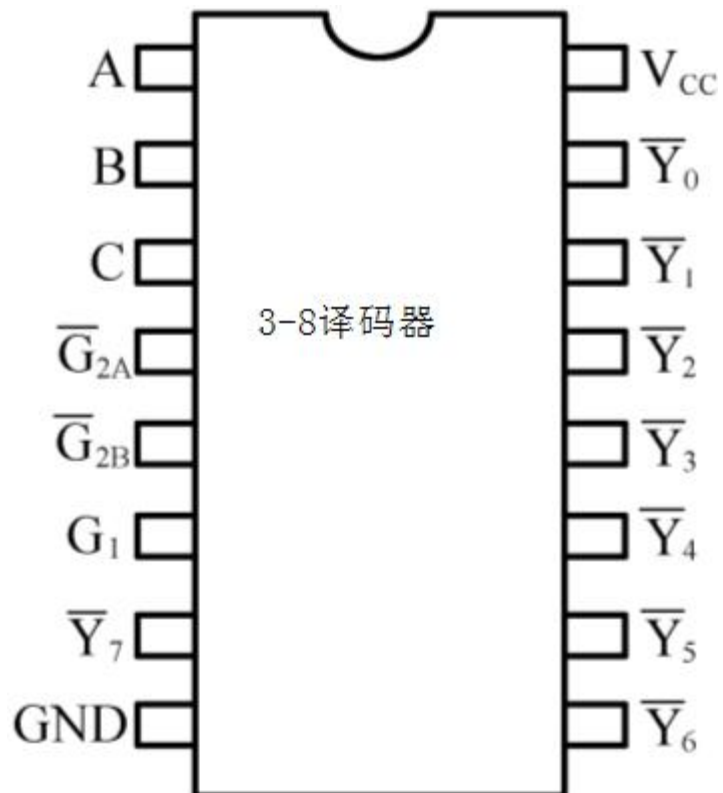
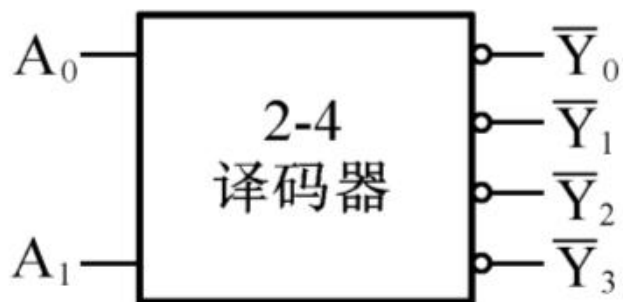
### ■ 写允许控制 $\overline{\text{WE}}$

- 控制写操作。有效时，数据进入芯片中
- 该控制端一般连接系统的**写控制线**

## 2.存储器芯片介绍

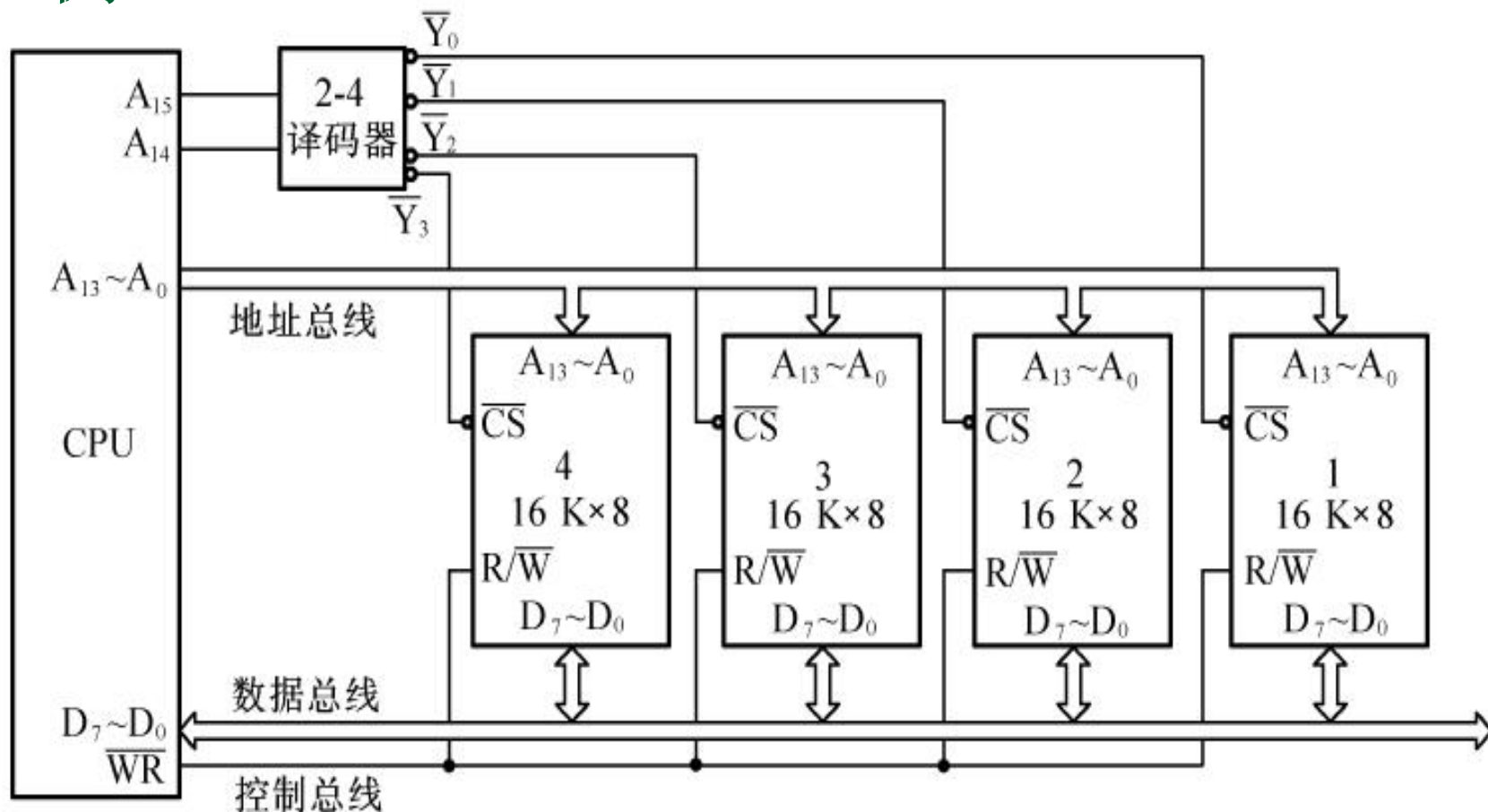
- 2114 SRAM( $1\text{K} \times 4\text{bit}$ )
- 6116 SRAM( $2\text{K} \times 8\text{bit}$ )
- 2716 EPROM( $2\text{K} \times 8\text{bit}$ )
- 2732 EPROM( $4\text{K} \times 8\text{bit}$ )

## 四、常用逻辑电路

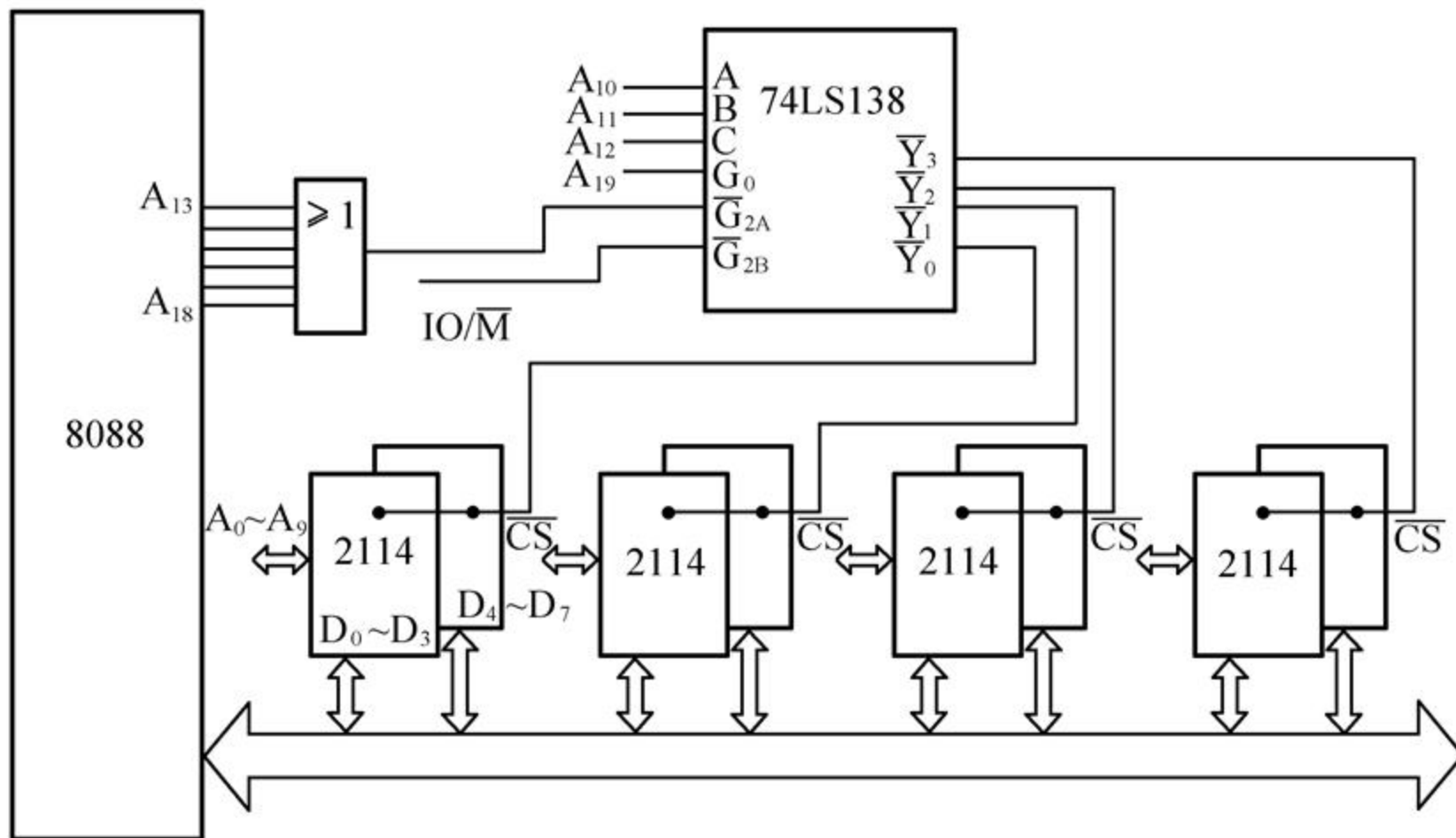


## 6.2 8位CPU内存扩展

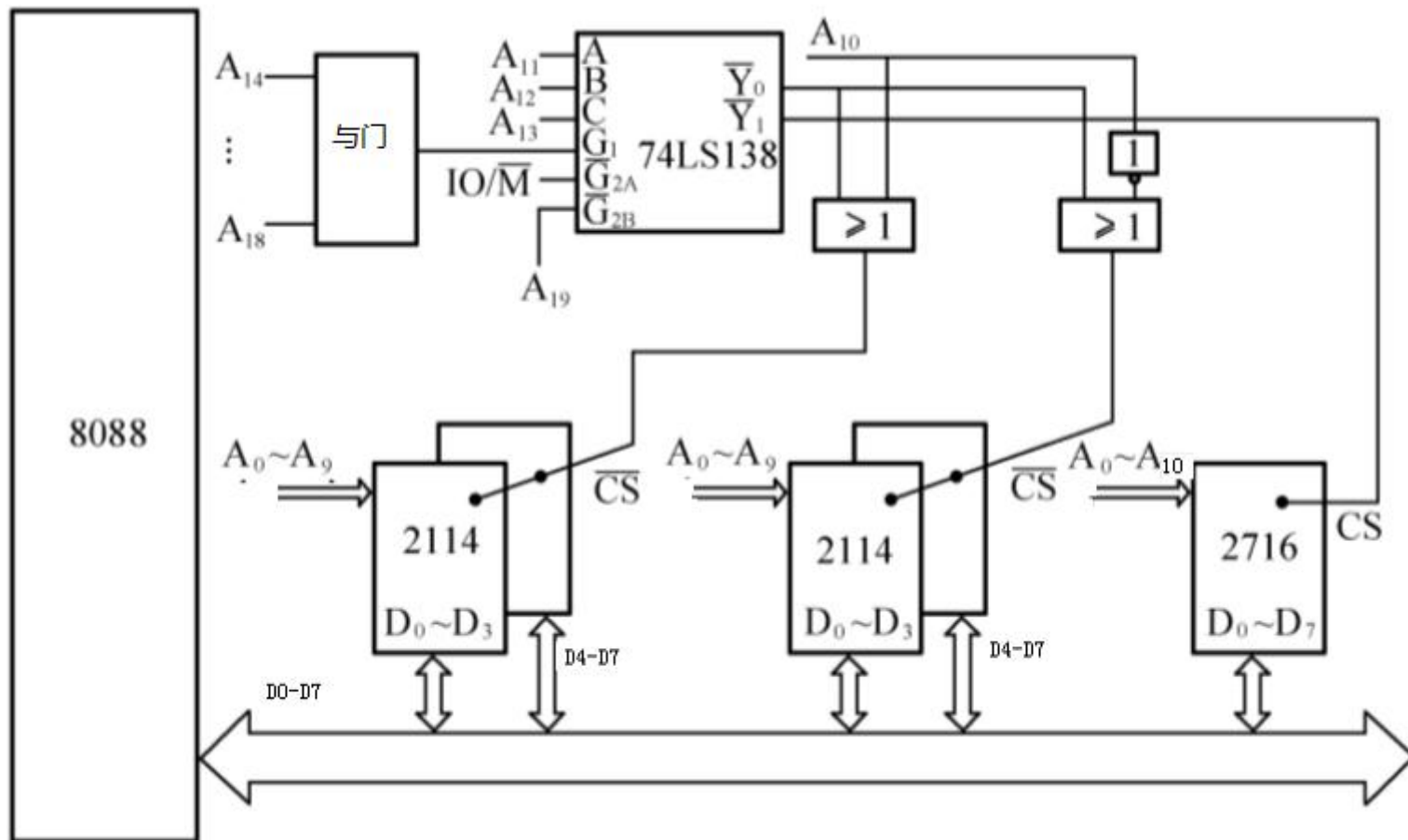
### 例1



## 例2



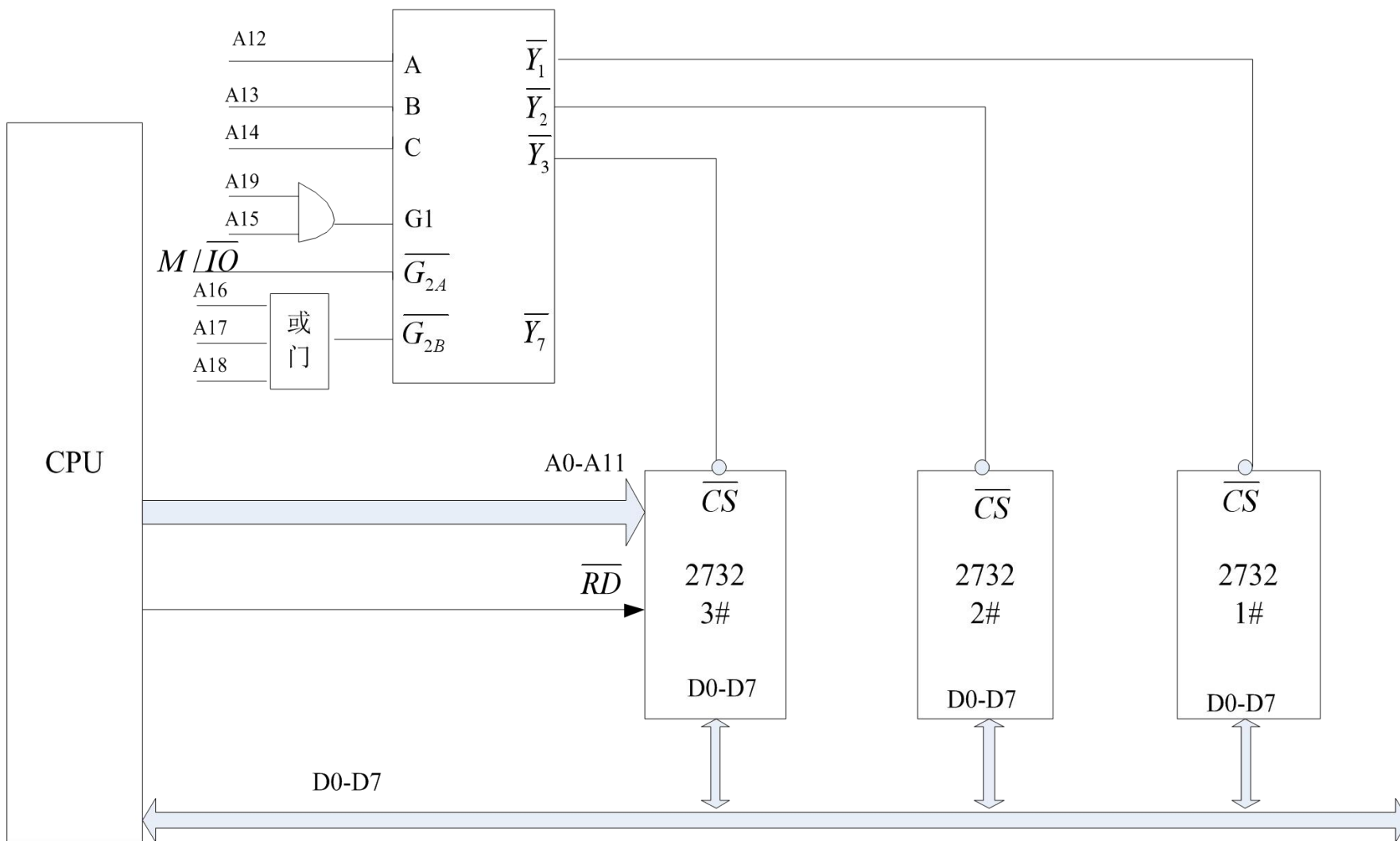
### 例3



## 例4

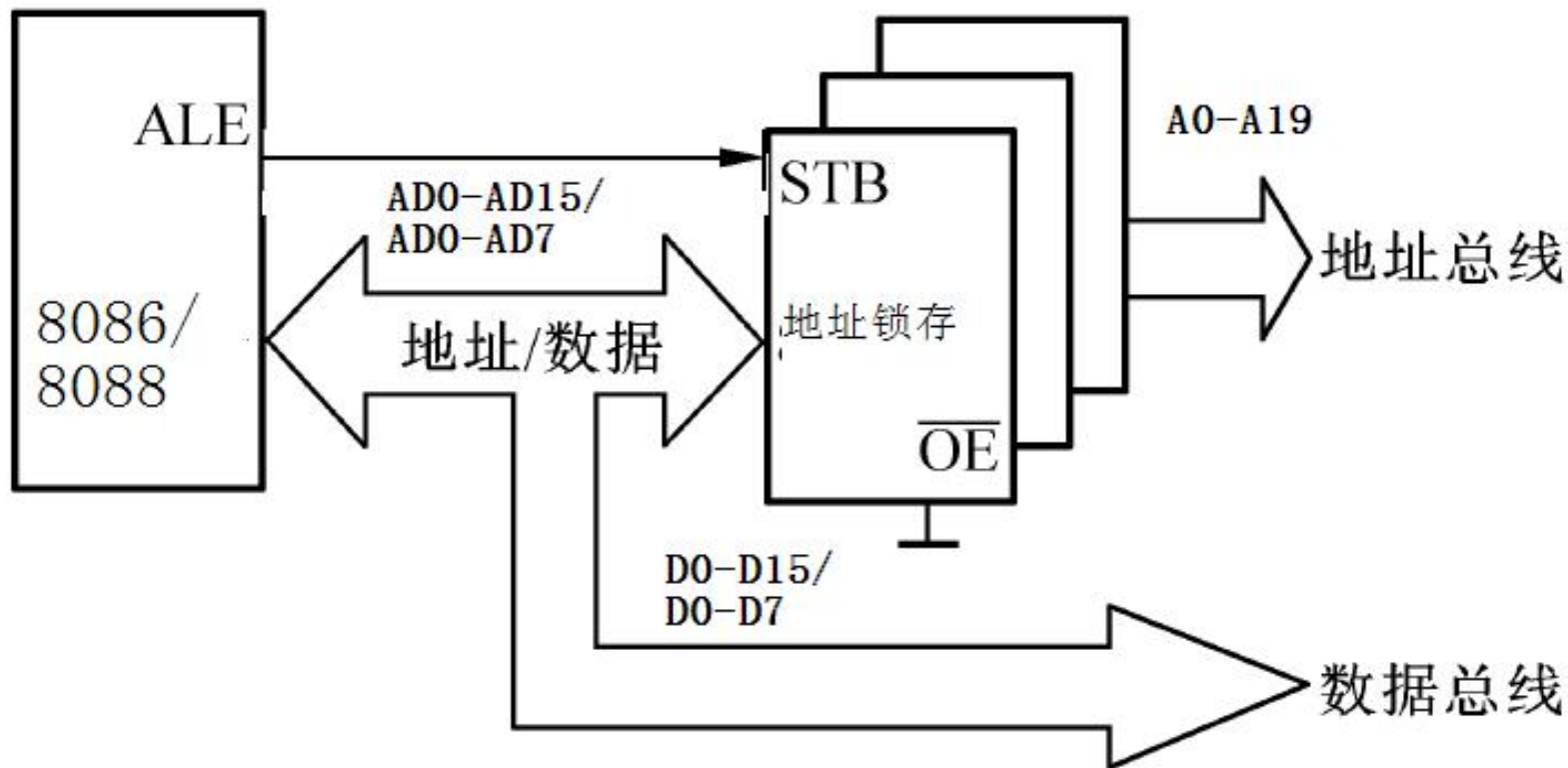
已知 8088CPU ， 利用4片2732（4K X 8位， EPROM）进行内存扩展， 要求地址从89000H开始。请回答：

- （1） 2732芯片地址线、数据线位数是多少？
- （2） 扩展后， EPROM的容量是多少？
- （3） 利用74LS138译码器及门电路， 构成存储扩展框架， 请画出地址线、数据线及控制线的连接图。
- （4） 写出各芯片的地址范围。

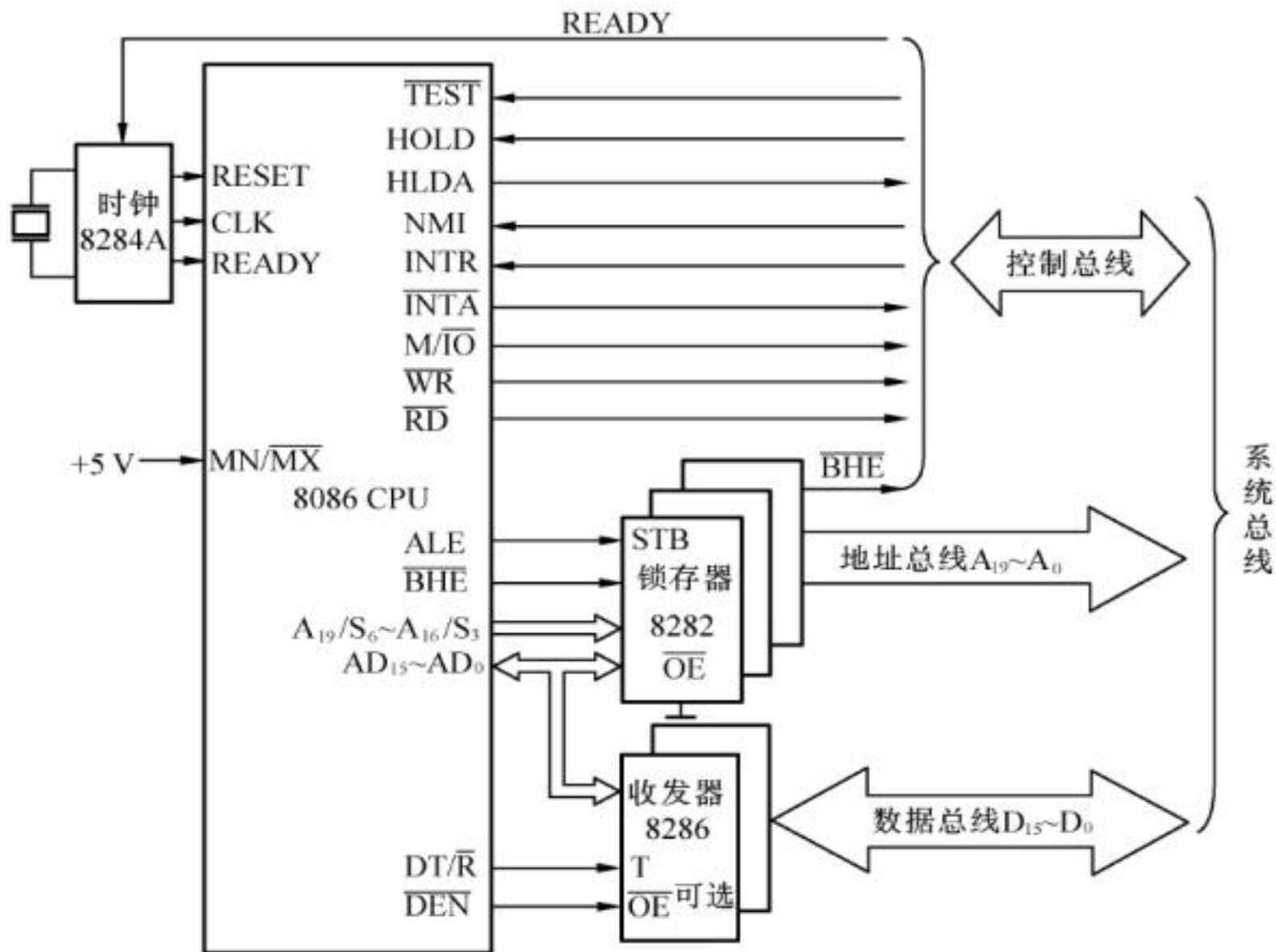


## 6.3 8086内存扩展

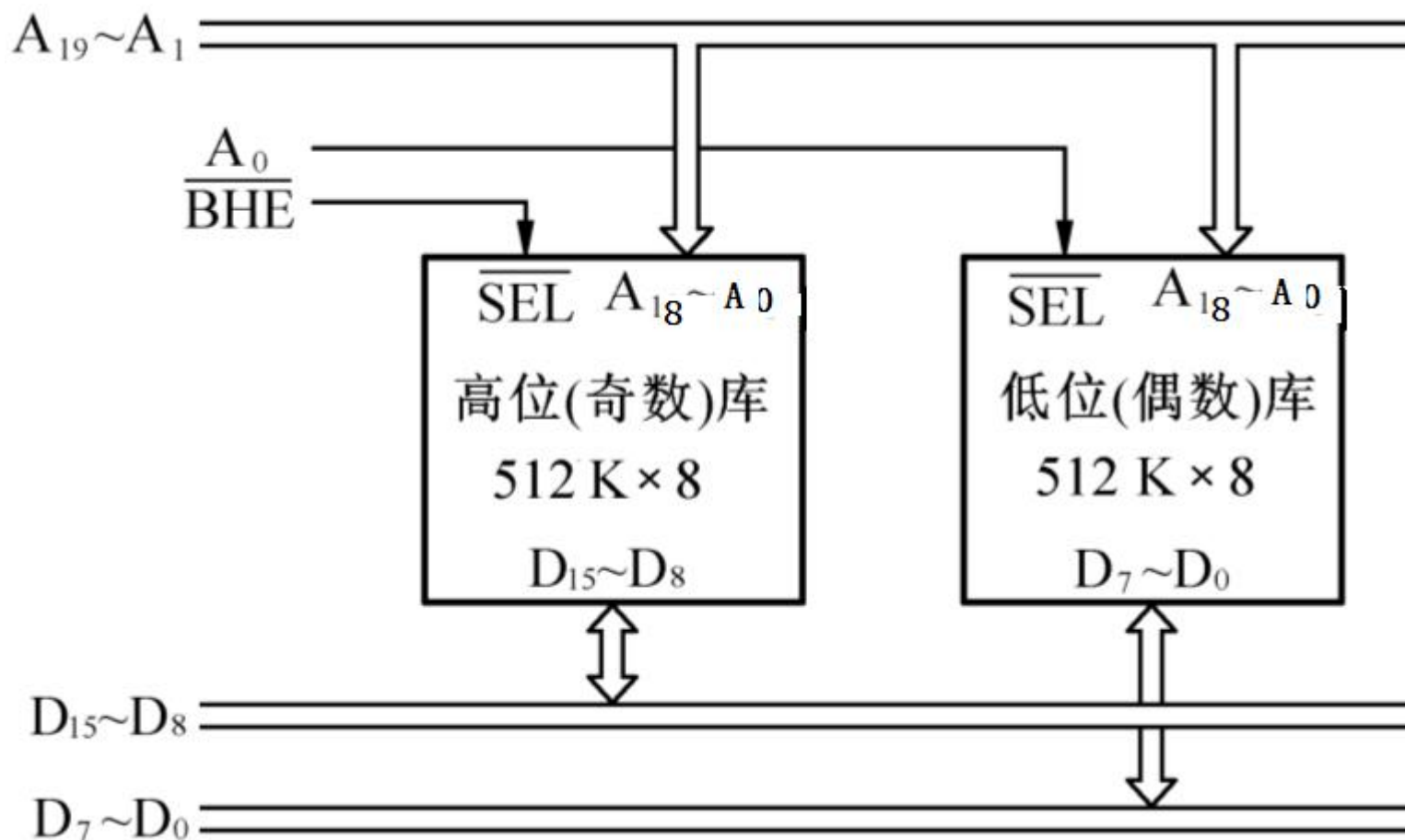
### 1.8086/8088读写时序



8086/8088地址数据复用总线



## 2.8086和存储器的连接形式



例1.8086CPU在执行MOV AX, [BX] 指令的总线周期内，若BX存放的内容为1010H，则 $\overline{BHE}$ 和A0的状态是( )。

A、0，0    B、0，1    C、1，0    D、1，1

例2.若8088工作在最小模式下，执行MOV BUF, AL 指令时（BUF为变量），其引脚信号 $IO/\overline{M}$  和  $\overline{WR}$  的电平应是( )。

A、 $IO/\overline{M}$  为低电平和  $\overline{WR}$  为低电平    B、 $IO/\overline{M}$  为低电平和  $\overline{WR}$  为高电平

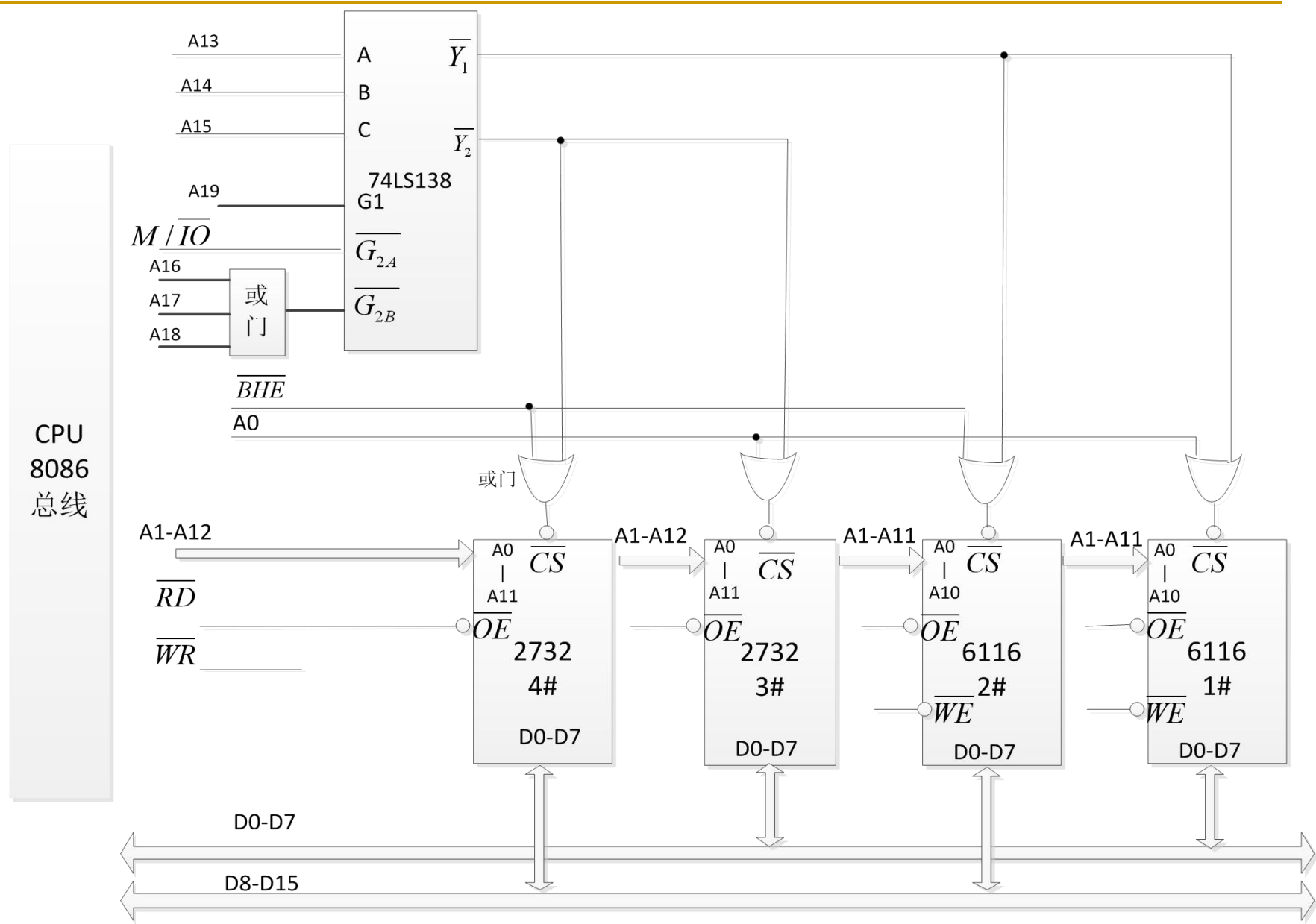
C、 $IO/\overline{M}$  为高电平和为 低电平    D、 $IO/\overline{M}$  为高电平和  $\overline{WR}$  为高电平

例3 8086CPU最小模式下存储器拓展如下图1所示，2732为4K×8位的ROM，6116为2K×8位的RAM，二者分别通过各自的奇偶体组成16位字数据，其中1#6116和3#2732为偶体。

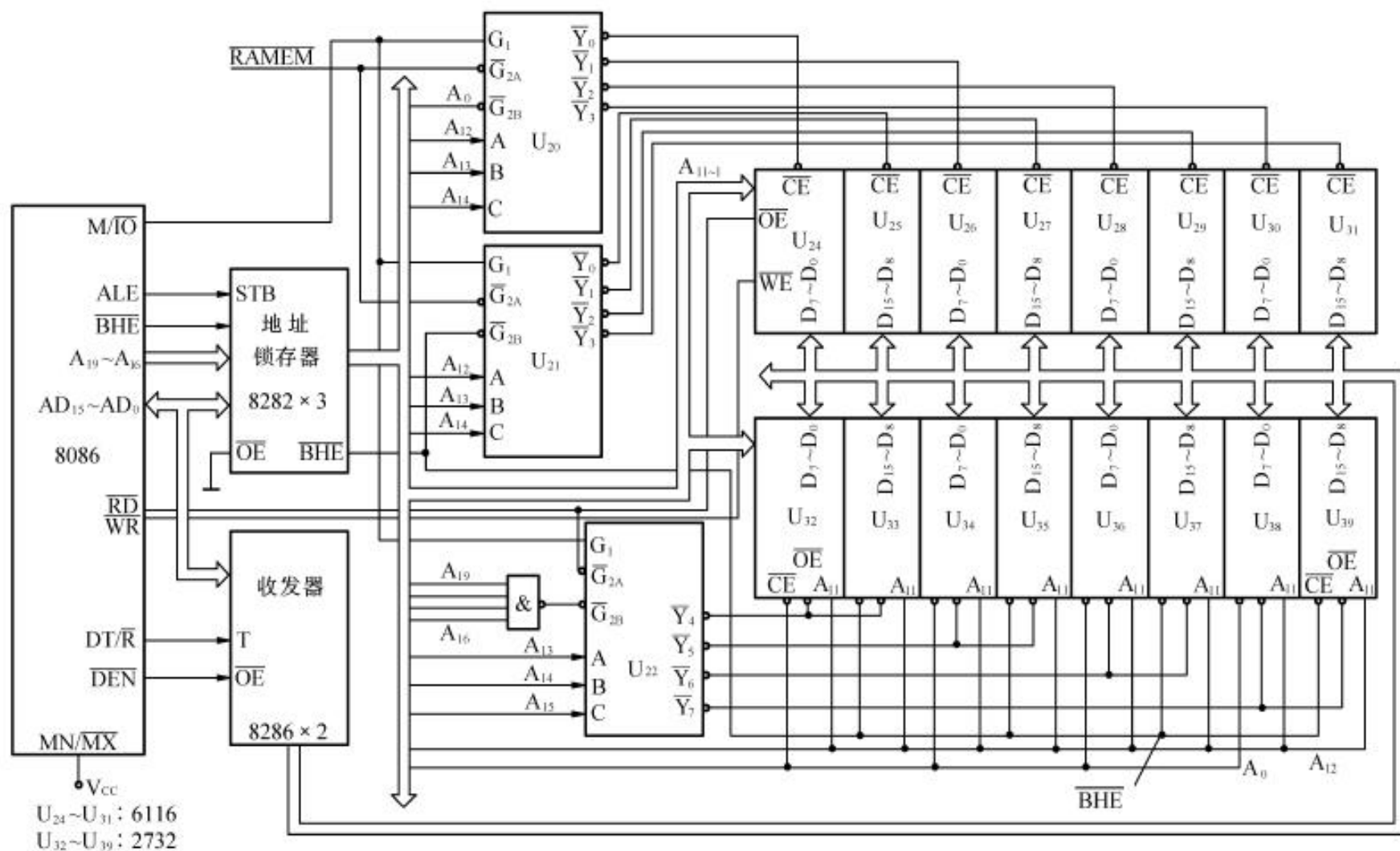
(1)图中的 (a)、(b)、(c)、(d)分别是连接系统总线的什么信号？

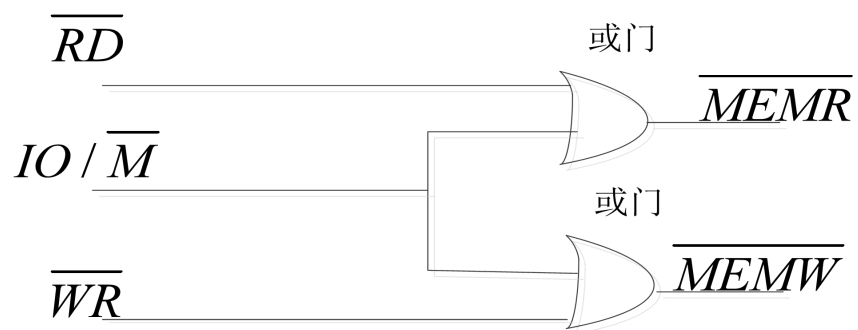
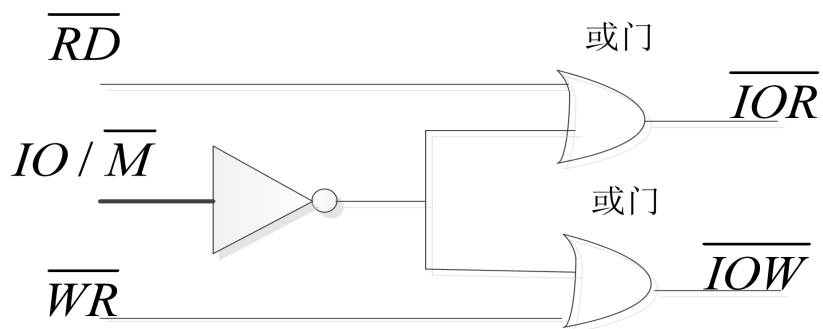
(2)分别写出每个芯片组的地址范围。

(3)本系统各芯片组地址是否有重叠区，并简述计算机系统中存储器地址出现重叠的原因。



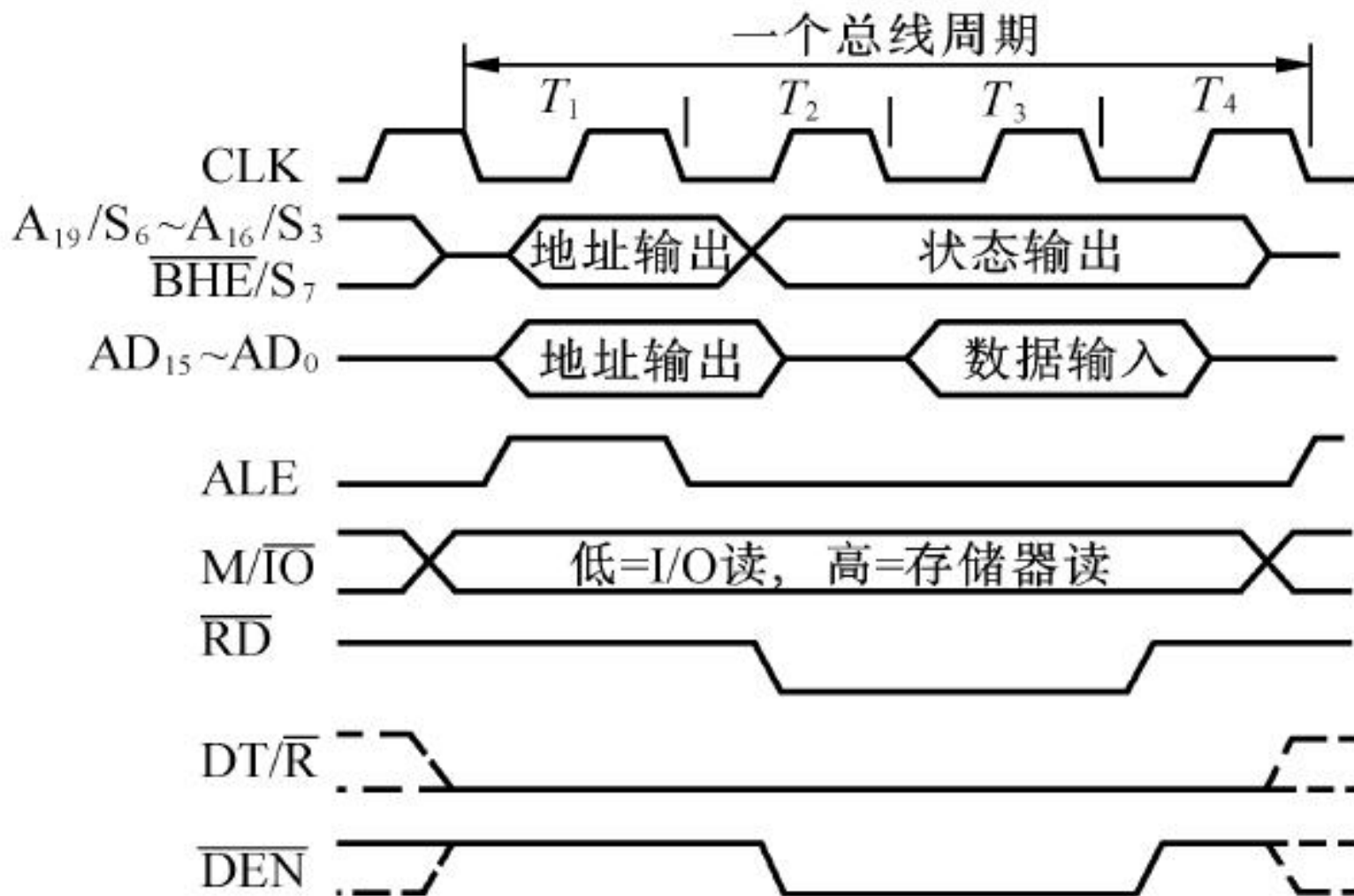
## ■ 例4 写出下面8086系统中各存储器芯片的地址



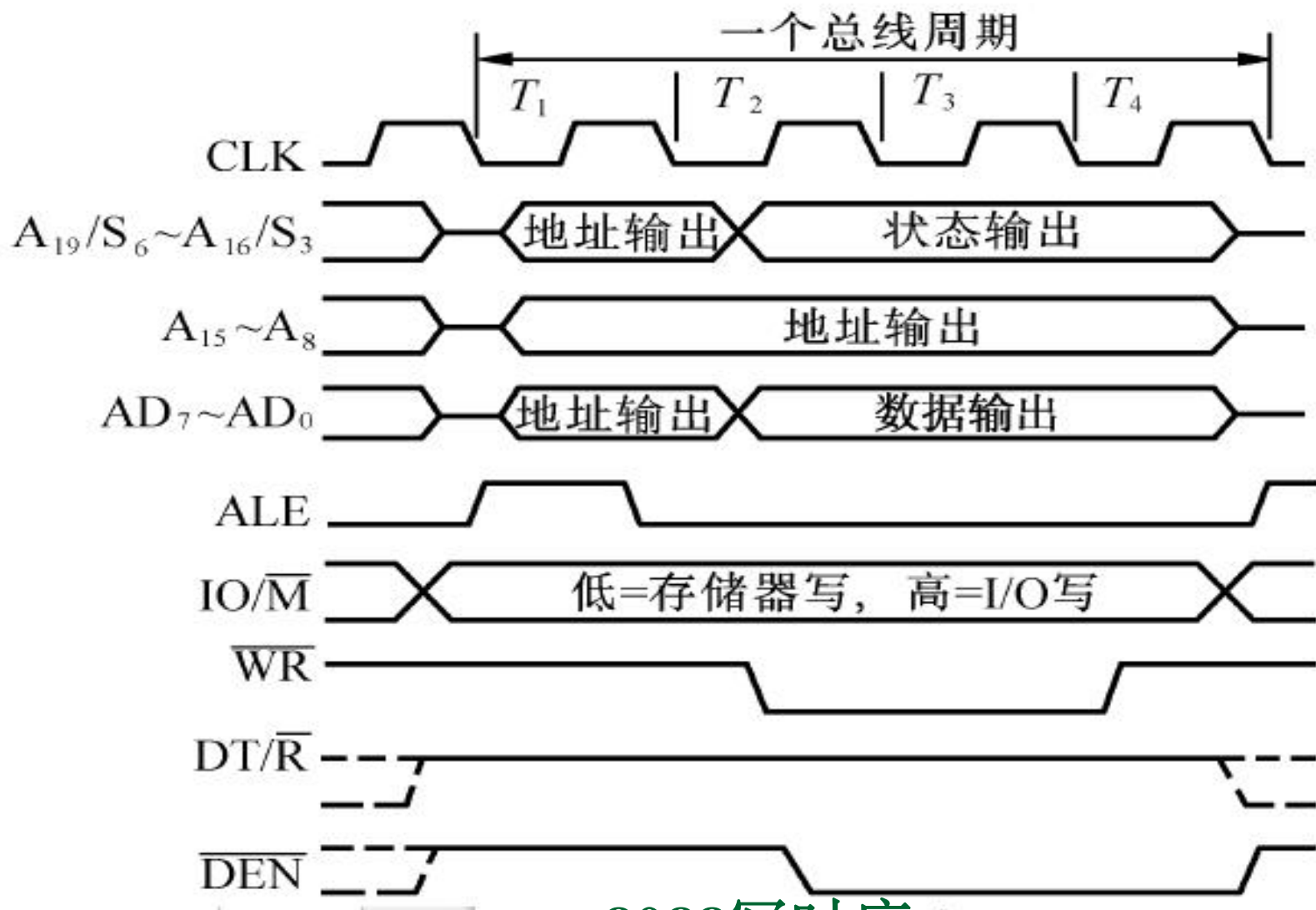




## 8086写时序



## 8086读时序



## 8088写时序